

Gramofon cyfrowy CDF-001 (2)

Stanisław Banaszewski, Sławomir Świtek

Sterowanie gramofonu i wyświetlanie informacji

Sterowanie gramofonu i wyświetlanie informacji jest zrealizowane na oddzielnej płytce drukowanej, połączonej z płytą główną dwiema wiązkami przewodów. Schemat obwodów sterowania i wyświetlania jest przedstawiony na rys. 7. Można na nim wyróżnić dwie odrębne części: zespół przycisków sterowania funkcji S1÷S7 i układ wyświetlania, składający się z trzech podwójnych wyświetlaczy LED typu LB402MA (wysokość cyfry 10 mm) o wspólnej anodzie, układu scalonego UCY74549N i tranzystorów T1÷T6, stanowiących sterowniki poszczególnych segmentów cyfr, diod LED D4÷D6, sygnalizujących stany i funkcje REPEAT, MEMORY i PAUSE. Przyciski S1÷S7 są połączone w matrycę, której wyprowadzenia są połączone z wejściami KS0÷KS2 i KD0÷KD2 mikroprocesora US401 (wejścia układów we/wy E i F).

Blok procesora cyfrowego (rys. 8)

W skład tego bloku wchodzi następujące układy scalone:

- procesor cyfrowy US601,
- pamięć RAM US602,
- przetwornik cyfrowo-analogowy US701.

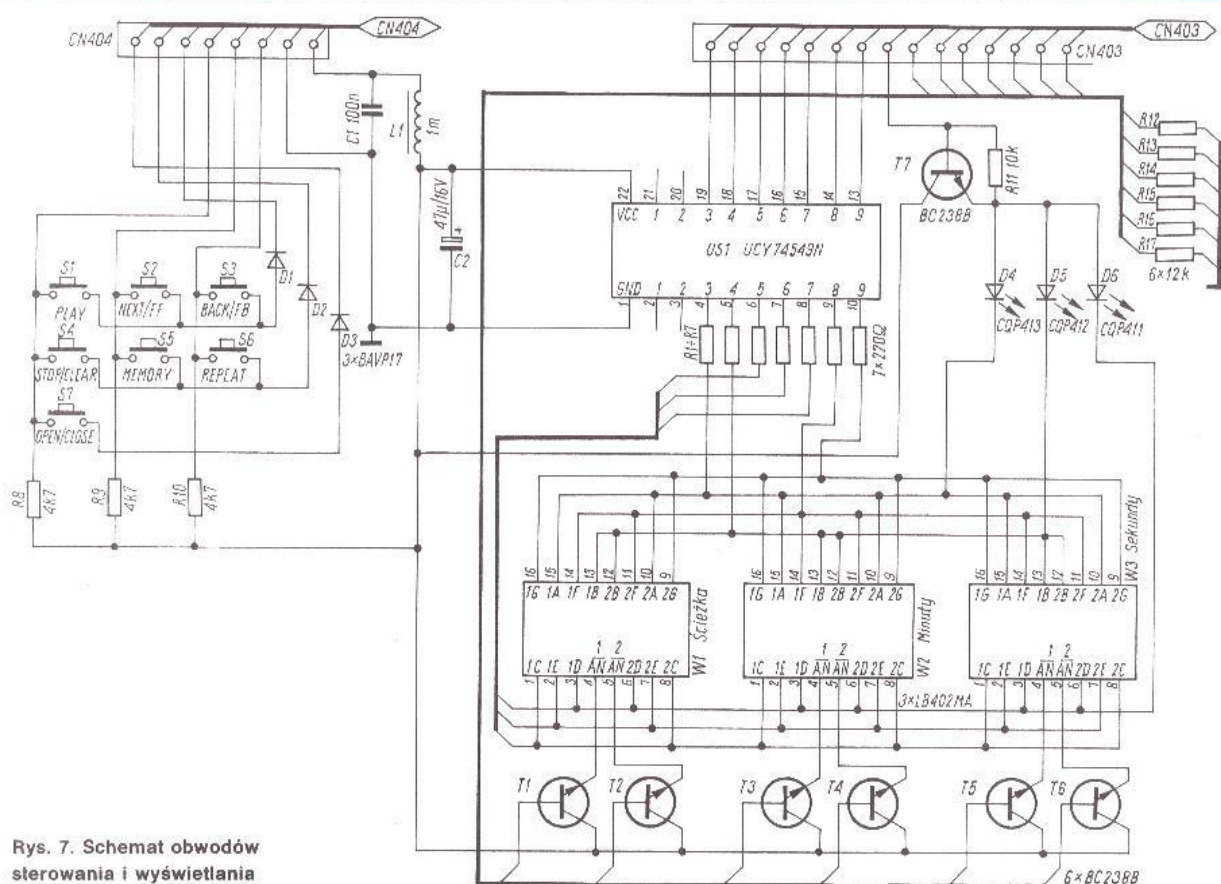
Układ scalony US601 jest programowanym procesorem sygnałów cyfrowych, który pełni dwie podstawowe funkcje. Przyjmuje on, a następnie przetwarza i doprowadza do przetwornika c/a cyfrowy sygnał foniczny oraz steruje pracą silnika napędu płyty. Obie te funkcje procesor cyfrowy spełnia równolegle.

Do prawidłowego zrozumienia działania procesora jest konieczne prześledzenie sposobu przetwarzania oryginalnego sy-

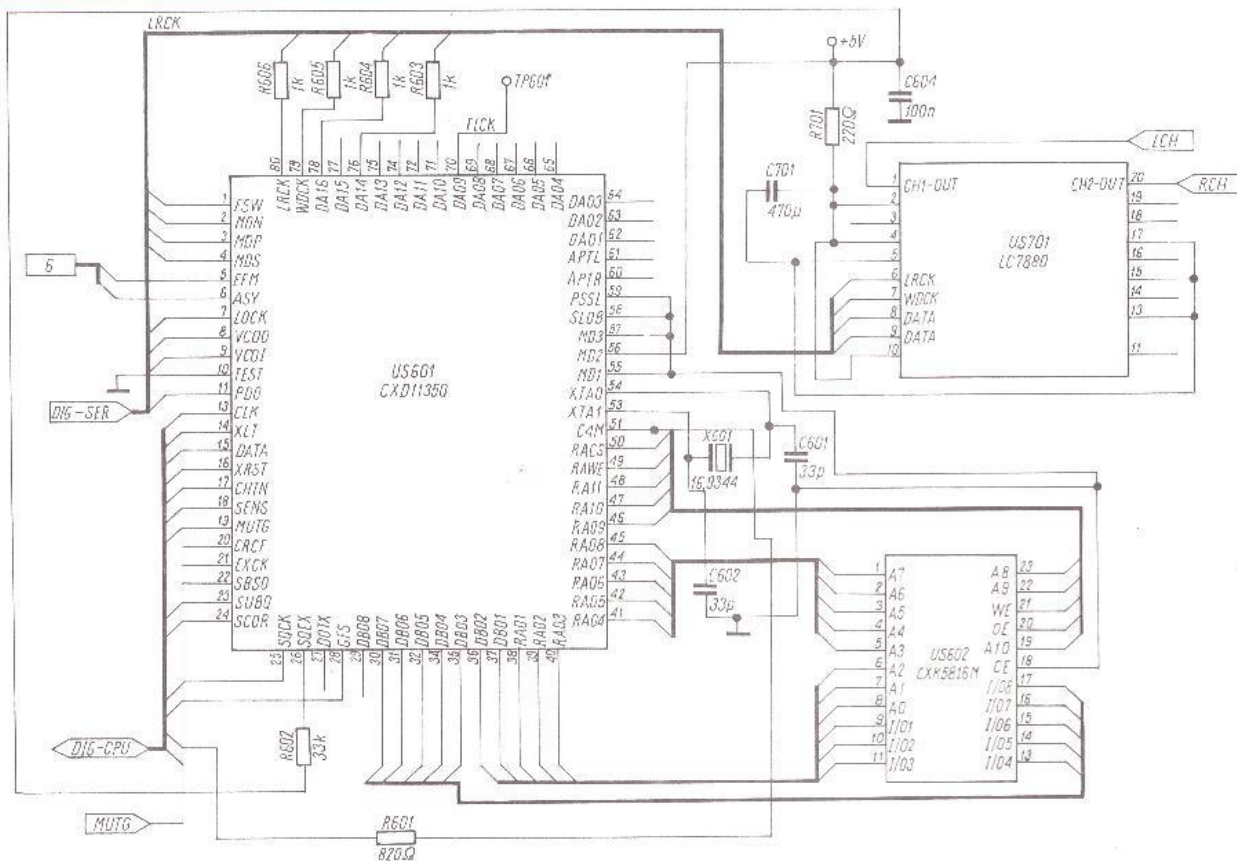
gnału analogowego audio na sygnał cyfrowy oraz obróbki i kodowania sygnału cyfrowego.

Sygnał analogowy, przeznaczony do zapisania na płycie kompaktowej, jest przetwarzany w przetworniku a/c na postać cyfrową. Sygnał w postaci cyfrowej jest poddawany dalszemu przetwarzaniu w celu przygotowania go do wymogów stawianych przez technikę zapisu na płycie. Na pierwszym etapie sygnały analogowe lewego i prawego kanału są doprowadzane do filtrów ograniczających pasmo do 20 kHz. Tak przygotowany sygnał jest próbkowany w przetworniku a/c z częstotliwością 44,1 kHz, zatem co 22,66 μ s przetwornik opuszcza 16-bitowa próbka jednego kanału. Sygnał w drugim kanale jest próbkowany synchronicznie.

Ciąg 16-bitowych próbek dzieli się na segmenty zawierające po 6 próbek w każdym kanale. Potem następuje rozdzielanie próbek parzystych i nieparzystych. W obu kanałach 12 takich próbek tworzy ramkę, która jest przeplatana z innymi ramkami. Przeplatanie polega na tym, że próbki, które na wejściu występowały jedna po drugiej, w sygnale wyjściowym, a tym samym na płycie, są rozdzielone i znajdują się w różnych, oddalonych od siebie, miejscach. Po pierwszym przeplataniu powstają nowe ramki o tym samym formacie, lecz o zmienionej zawartości. Są one poddawane kodowaniu kodem Reeda-Solomona, który generuje cztery dodatkowe bajty nadmiarowe. Bajty te rozdzielają próbki parzyste i nieparzyste. Ramka jest strukturą dynamiczną, która przybiera ostateczny kształt dopiero na końcu przetwarzania. Dalej ramki są poddawane drugiemu przeplataniu. Próbkki 8-bitowe z jednej ramki po nierównomiernym opóźnieniu są rozciągnięte na przestrzeni 109 nowych ramek. Po drugim przeplataniu ramka jest poda-



Rys. 7. Schemat obwodów sterowania i wyświetlania



wana na koder, w którym są generowane 4 kolejne bajty nadmiarowe, służące do detekcji i korekcji błędów. Próbkę wzbogacone o wspomniane bajty nadmiarowe podlegają trzeciemu przeplataniu. Jest ono realizowane w ten sposób, że nieparzyste bajty w ramce są opóźniane o 1 takt, czyli przechodzą do następnej ramki. Realizuje to tzw. koder CIRC. Na jego wyjściu jest uzyskiwana ramka, zawierająca 24 bajty danych i 8 bajtów nadmiarowych. Celem stosowania przeplatania jest zamiana błędów grupowych na pojedyncze.

Kolejnym etapem jest kodowanie liniowe, polegające na przetworzeniu ciągu danych i przystosowaniu ich do właściwości kanału transmisji, jakim jest płyta kompaktowa. Sygnał użyteczny zapisywany na płycie, powinien mieć na tyle dużą częstotliwość, aby nie zakłócać sygnałów m.cz., używanych w serwo mechanizmach. W tym celu jako kodu kanałowego użyto kodu EFM ($8 \div 14$), który przekształca 8-bitowe słowa danych na 14-bitowe słowa kodowe i rozdziela je trzema bitami łączeniowymi. Przyporządkowanie słowom 8-bitowym sekwencji 14-bitowych odbywa się za pomocą klucza umieszczonego w pamięci stałej. Dzięki zastosowaniu kodera EFM widmo sygnału głowicy zapisującej zawiera się w granicach 196 ÷ 720 kHz.

Zadaniem procesora cyfrowego jest odwrócenie tego procesu, czyli zdekodowanie sygnału EFM, pochodzącego z płyty, do postaci cyfrowego sygnału audio, doprowadzanego bezpośrednio do przetwornika c/a. Binarny sygnał EFM ze wzmacniacza w.cz. jest doprowadzony do wejścia 5 układu scalonego US601. Na początku toru przetwarzania sygnał ten jest regenerowany, a następnie wprowadzany do 23-bitowego rejestru przesuwnego w celu wykrycia subkodu synchronizacji i pakietu synchronizacji ramki. Z tego rejestru są pobierane w postaci próbek 14-bitowych dane, przesyłane szeregowo do demodulatora EFM. Zdemodulowane dane są zapisywane do zewnętrznej pamięci RAM (układ US602) jako równoległe

słowa 8-bitowe. Są one przesyłane szyną danych DB1 ÷ DB8 (wyprowadzenia 29 ÷ 32 i 34 ÷ 37).

Zapis do pamięci jest sterowany przez procesor cyfrowy, który wysyła 11-bitowy adres RA01 ÷ RA11 (wyprowadzenia 38 ÷ 48) oraz sygnały wyboru pamięci RACS (wyprowadzenie 50) i zezwolenia wpisu do pamięci RAWC (wyprowadzenie 49).

Dane są zapisywane do pamięci synchronicznie z sygnałem zegara PLCK. Nierównomierność prędkości liniowej płyty powoduje, że dane charakteryzują się niejednakowym czasem trwania bitów. Odczyt danych z pamięci i wszystkie następnie wykonywane operacje są synchronizowane zegarem kwarcowym. Układ US602 stanowi statyczną pamięć RAM o szybkim dostępie i pojemności 2048 słów 8-bitowych o wewnętrznej strukturze CMOS.

Następnie kolejności dane ulegają rozkodowaniu przy jednoczesnej detekcji i korekcji błędów. Następnie są one przesyłane kolejno do interpolatora i filtru cyfrowego. Zdekodowany i skorygowany sygnał cyfrowy jest przesyłany z wyprowadzenia 78 procesora cyfrowego do przetwornika c/a (układ US701).

Układ US701, to 16-bitowy przetwornik c/a o wewnętrznej strukturze CMOS. Pracuje z częstotliwością 88,2 kHz (dwukrotny tzw. oversampling). Sygnały analogowe audio obu kanałów występują na wyprowadzeniach 1 i 20 przetwornika c/a, skąd są doprowadzane do wzmacniacza wyjściowego. Obwody sterujące pracą silnika napędu płyty obejmują pętlę PLL. W tej pętli jest odtwarzany sygnał zegara PLCK o częstotliwości 4,32 MHz. W jej skład wchodzi generator VCO, którego częstotliwość pracy reguluje napięcie z serwoprocatora (układ US301, wyprowadzenie 32), podawane na wyprowadzenie 9 procesora cyfrowego. Prędkość liniowa odczytu informacji z płyty jest stała, a zmienia się prędkość obrotowa płyty. Stałość prędkości liniowej odczytu zapewnia pętla PLL. Procesor cyfrowy współpracuje z mikrokomputerem sterującym.

cym, odbierając od niego 8-bitowe rozkazy na wejście DATA (wyprowadzenie 15) synchronicznie z sygnałem zegara CLK (wyprowadzenie 13). Rozkazy te są wprowadzane do odpowiednich rejestrów wewnętrznych i zatrzymywane impulsem XLT, doprowadzonym do wyprowadzenia 14. Zawartość każdego z rejestrów może być skasowana sygnałem XRST (wyprowadzenie 16). Układ procesora cyfrowego ma wewnętrzną strukturę typu CMOS.

Wzmacniacz analogowy (wyjście audio)

Zadaniem tego bloku (rys. 9) jest odseparowanie wyjścia analogowego i jego ewentualnych obciążeń od procesora cyfrowego i mikrokomputera sterującego układ. Z tego względu wzmacniacz analogowy wykonano ze wzmacniaczy operacyjnych (układy US702 i US703), oddzielnie dla każdego kanału.

W układzie wykorzystano dwie pary tranzystorów T702/T703 i T704/T705. Pierwsza para, sterowana sygnałem z wyprowadzenia 22 mikroprocesora US401 przez tranzystor T701 tłumi o 20 dB sygnał analogowy. Tłumienie to następuje przy przeszukiwaniu zawartości poszczególnych utworów przez naciskanie z przytrzymaniem przycisku NEXT/FF lub BACK/FB.

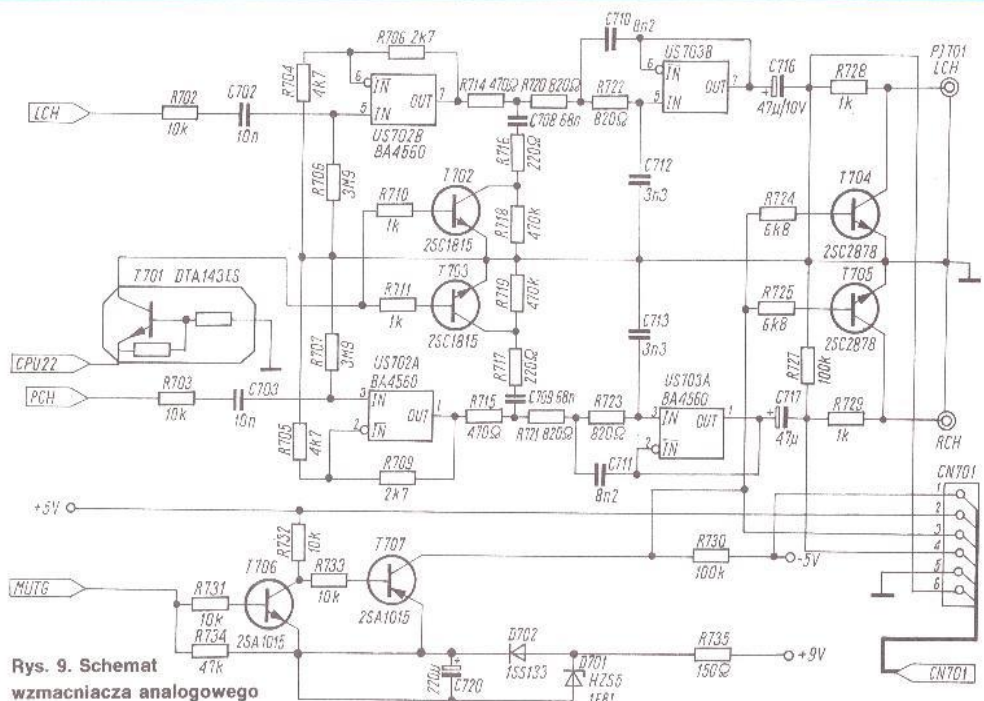
Zadaniem drugiej pary T704/T705 jest całkowite stłumienie sygnału wyjściowego podczas wyszukiwania przez głowicę zamówionego utworu lub podczas występowania poważniejszych zakłóceń odbioru (zaniki).

Elementy RC otaczające wzmacniacze operacyjne zapewniają filtrację sygnału analogowego i eliminację zakłóceń, będących pozostałościami po procesie przetwarzania sygnału cyfrowego na analogowy.

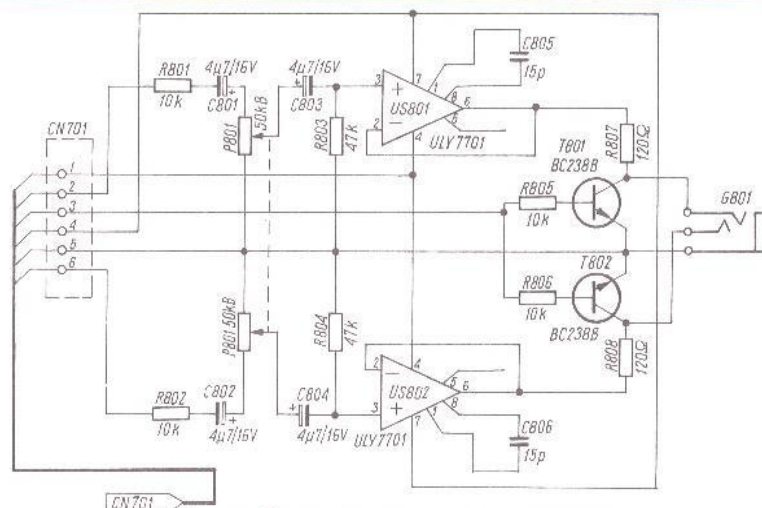
Wzmacniacz audio dostarcza sygnał o poziomie 2 V na impedancji obciążenia 250 k Ω . Gramofon można zatem przyłączyć do każdego wzmacniacza akustycznego mającego wejście liniowe o takich parametrach. W praktyce może to być gniazdo AUX gramofonu z przetwornikiem piezoelektrycznym, magnetofonu lub tunera. Ze względu na bezpieczeństwo przesterowania (odporność wymienionych wejść na przesterowanie przy nominalnym napięciu wejściowym 0,2 V wynosi zgodnie z Polską Normą 22 dB) zalecamy wykorzystanie specjalnego wejścia CD, w którym konstrukcyjnie uwzględniono wysoki poziom wejściowy z gramofonu cyfrowego.

Wzmacniacz słuchawkowy

W celu umożliwienia cichego odsłuchu za pomocą słuchawek stereofonicznych gramofon cyfrowy wyposażono we wzmacniacz słuchawkowy (rys. 10), wykonany w postaci oddzielnej płytki drukowanej. Ten wzmacniacz wykonano z dwoma układami scalonymi (US801, US802) wzmacniaczy operacyjnych typu ULY7701. Jego zadaniem jest odseparowanie obciążenia słuchawkami od właściwego toru audio; zastoso-



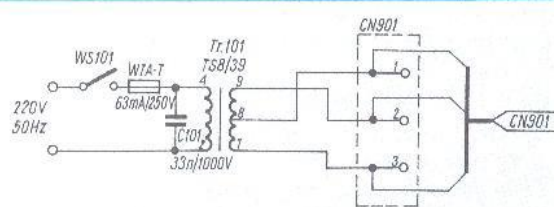
Rys. 9. Schemat wzmacniacza analogowego



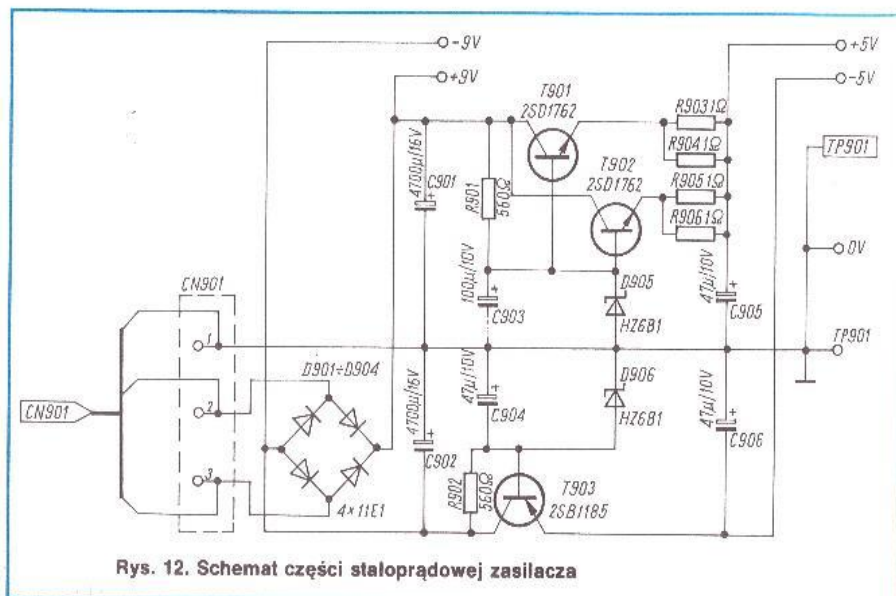
Rys. 10. Schemat wzmacniacza słuchawkowego

wanie wzmacniaczy operacyjnych wynika z dużego zakresu zmienności impedancji słuchawek (8 ÷ 4000 Ω). Poziom wyjściowy sygnału na słuchawkach jest regulowany przez użytkownika potencjometrem stereofonicznym P801. Rezystory wejściowe R801/R802 ograniczają amplitudę sygnału wejściowego; kondensatory elektrolityczne C801 ÷ C804 zapobiegają powstawaniu trzasków przy regulacji poziomu na słuchawkach.

Zadaniem tranzystorów T801/T802 jest zwarcie słuchawek i dodatkowe wyciszenie wyjścia wówczas, gdy powstaną problemy związane z prawidłowym odczytem i przetworzeniem sygnału z płyty. Wtedy to mikrokomputer systemowy



Rys. 11. Schemat części zmiennoprądowej zasilacza



Rys. 12. Schemat części stałoprądowej zasilacza

generuje sygnał MUTING, który w postaci impulsu dodatniego skoku napięcia pojawia się m.in. na zacisku 3 złącza CN701.

Część stałoprądowa wraz z układami stabilizacji (rys. 12) jest umieszczona na płycie głównej gramofonu. □

Tranzystory T801/T802 zostają wprowadzone w stan nasycenia, a przez to zwiernają gniazdo słuchawkowe G801.

Gniazdo słuchawkowe jest to gniazdo typu GSMJ (tzw. duży jack), dostosowane do średnicy wtyku 6,3 mm; jest to gniazdo typowe dla zestawów muzycznych hifi produkcji krajowej.

Zasilacz

Zasilacz gramofonu zbudowano w układzie tradycyjnym.

Zasilacz dostarcza napięcie +9 V i -9 V napięcia stałego niestabilizowanego oraz +5 V i -9 V napięcia stałego stabilizowanego.

Na rys. 11 przedstawiono część zmiennoprądową, znajdującą się na osobnej płycie drukowanej.